

Geen geïsoleerde technologie

# De plussen in SystemC

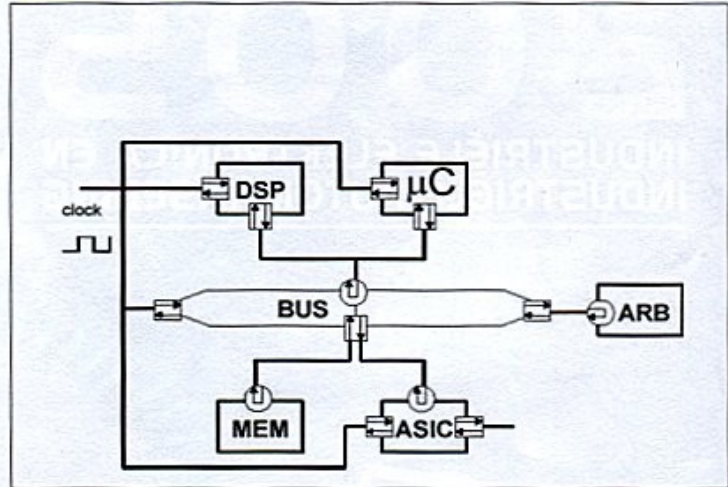
SystemC is een uitbreiding van de objectgeoriënteerde programmeertaal C++ naar systeemniveau. Daarvoor is C++ aangevuld met onder meer hiërarchische modules met poorten en signalen, enkele nieuwe datatypen en parallelisme door processen. SystemC wordt beheerd door OSCI (Open SystemC Initiative) en kan vrij worden gebruikt. Inmiddels zijn er ook commerciële en geavanceerde ontwikkeltools op de markt.

HANS VAN THIEL

**D**e ontwikkeling in elektronica en embedded systems verschuift, onder invloed van toenemende complexiteit en omvang enerzijds en druk op kosten en ontwikkeltijden anderzijds, meer en meer naar ESL- (Electronic System Level) ontwerp. Met de toename aan SoC-toepassingen ontstaat ook de behoefte aan een beschrijvingstaal op systeemniveau. Dat geldt des te meer voor configuraties met veel standaard IP, ofwel platformgebaseerde ontwerpen, zoals in het voorbeeld dat is geschetst in de figuur. Hier zijn een voorgedefinieerde DSP, een microkern, geheugen en ASIC allemaal aangesloten op een bepaalde bus met een arbiter, waarbij de communicatie verloopt volgens een standaard master/slave-protocol. Met behulp van een geschikte beschrijvingstaal en bijbehorende bibliotheken kunnen zulke componenten en protocollen als voorbeschreven IP worden hergebruikt en geconfigureerd tot het gewenste systeem. Zo'n beschrijving kan vervolgens met een tool worden gesimuleerd voor debugging en verificatie.

## C++

De initiatiefnemers van OSCI (Open SystemC Initiative) besloten de object-



**Figuur 1.** Voorbeeld van een systeem dat kan worden beschreven in SystemC. DSP en  $\mu C$  zijn busmasters en MEM en ASIC zijn slaves. Bij meer busrequests wordt de arbiter aangeropen. (Bron: J. Connell, ARM, en B. Johnson, Synopsys, 'Early Hardware/Software Integration Using SystemC 2.0' - [www.systemc.org](http://www.systemc.org)).

georiënteerde programmeertaal C++ als basis te nemen voor een dergelijke beschrijvingstaal. Inmiddels is dit SystemC doorontwikkeld tot versie 2.0.1 en telt OSCI zo'n 15 leden, waaronder ARM, Cadence, NEC, Mentor Graphics, Fujitsu, STMicroelectronics, Verisity, Motorola, Panasonic en Philips.

SystemC is open source en op de website is naast veel documentatie ook een simulator vrij beschikbaar. De licentie volgt echter de IBM public licence zodat uitbreidingen en tools ook commercieel mogen worden verkocht. OSCI stelt zich alleen ten doel een standaard te ontwikkelen en te onderhouden om samenwerkbaarheid (interoperability) te bevorderen. De SystemC LRM (Language Reference Manual) zal in de toekomst wellicht worden omgewerkt tot een IEEE-standaard voor deze taal.

## SystemVerilog

Voor beschrijvingen op ESL-niveau is nog een andere taal in opkomst, SystemVerilog. Dit is een uitbreiding van de IEEE 1364 Verilog-2001-standaard met onder meer diverse datatypen en operatoren die ook in C/C++ voorkomen. Accellera, het consortium dat SystemVerilog beheert, heeft ove-

rigens verschillende leden die ook deelnemen aan OSCI, zoals ARM, Cadence, Motorola, Mentor Graphics, STMicroelectronics en NEC. Ook Intel en IBM zijn lid van Accellera, dat als organisatie zelf weer een samenvoeging is van VHDL International en Open Verilog International.

Zoals SystemVerilog, ruwweg, een uitbreiding is van een hardware-beschrijvingstaal, zo is SystemC een uitbreiding van een software-programmeertaal. OSCI geeft als motivatie hiervoor dat de systeemfunctionaliteit van SoC-ontwerpen voor 50 tot 90 procent uit software bestaat en dat het abstractieniveau van C/C++ hoger is dan dat van VHDL of Verilog. Software-engineers en systeemarchitecten gebruiken C/C++ toch al en de meeste hardware-engineers zijn bekend met C. Door alle systeemfuncties in C te beschrijven wordt het gemakkelijker om functionaliteit te verschuiven tussen hardware- en software-implementaties, aldus het consortium.

## Architectuur

De architectuur van SystemC is aangegeven in de tabel. Parallelisme (concurrency) wordt ondersteund met processen die worden aangestuurd door 'events'. Structurele elementen wor-



den beschreven als modulen met poorten die met elkaar verbonden kunnen worden door signalen. Dergelijke modulen kunnen hiërarchisch worden opgebouwd uit deelmodulen met hun eigen poorten en signalen. Hardware-beschrijving wordt verder ondersteund met nieuwe datatypen waaronder vierwaardige logica. Hardware-signalen kunnen door meer signalen tegelijk worden aangestuurd en worden geïnitieerd als 'X'. Een 'channel' is een klasse in SystemC die een 'interface' implementeert en er is een aantal primitieve 'channels' beschikbaar. Aan de top van de tabel staan standaardbibliotheken voor bijvoorbeeld master/slave-protocollen en verificatie- en modelleerfunctionaliteit.

Niet de hele tabel hoort bij de officiële SystemC 2 specificatie - de eigenlijke standaard is met opzet beperkt tot een basiskern - maar dergelijke bibliotheken zijn wel algemeen beschikbaar.

De aanbevolen manier om functionaliteit (processen) te definiëren in SystemC is met behulp van interfaces. Een eenvoudige variant van dit principe staat in de listing, waar de procesimplementatie in bestand dff.c eerder is gedeclareerd in bestand dff.h. Dit proces `doit()` beschrijft het gedrag van een flip-flop met invoerpoorten 'din' en 'clock' en uitvoerpoort 'dout'. De structuur van de flip-flop staat in module 'dff' en de constructor van die module bepaalt dat het proces wordt gestart op het aangegeven event, de stijgende flank van 'clock'. SystemC beschrijvingen zijn bijzonder flexibel. Interfaces kunnen eenvoudig op verschillende manieren worden

geïmplementeerd en zowel gedrag als structuur van een systeem zijn gemakkelijk te veranderen.

## Tooling

Als specificatietaal op systeemniveau is SystemC duidelijk superieur aan C/C++, maar het grootste belang ligt vanzelfsprekend in de integratie van ESL-ontwerpen in EDA-ontwerpstromen. Op dit moment is er een OSCI-referentiesimulator, die zowel voor Unix- en Linux-omgevingen als voor VisualC onder Windows beschikbaar is (op [www.systemc.org](http://www.systemc.org)). SystemC heeft echter, in tegenstelling tot VHDL en Verilog, nog geen (automatisch) synthetiseerbare subset. Binnen OSCI wordt daar momenteel wel aan gewerkt.

SystemC is ook met name geschikt voor de inpassing van IP in SoC-ontwerpen. Dikwijls zijn dergelijke systemen opgebouwd rondom een bus zoals in de figuur. ARM heeft dan ook voor de AMBA AHB-systeembus een SystemC-specificatie gemaakt. Deze bevat zowel het AMBA AHB- als het AHB-lite-protocol en wordt gebruikt in ARM's RealView Model Library. De meest prominente ondersteuning van SystemC is echter te vinden bij het in Silicon Valley gevestigde CoWare. Het bedrijf is al sinds 1997 gespecialiseerd in C-gebaseerde tools en methoden voor SoC-ontwerp en was medeoprichter van OSCI in 1999. CoWare levert de productfamilie Convergen SC met daarin de System Verifier, de System Designer en de Advanced System Designer. De eerste heeft een simulator en debugger, de tweede voegt daaraan analyse toe en de derde

```
// dff.h
#include "systemc.h"

SC_MODULE(dff) {
    sc_in<bool> din;
    sc_in<bool> clock;
    sc_out<bool> dout;

    void doit();

    SC_CTOR(dff) {
        SC_METHOD(doit);
        sensitive_pos << clock;
    };
};

// dff.cc
#include "dff.h"

void dff::doit() {
    dout = din;
}
```

Beschrijving van een flip-flop in SystemC. Op de stijgende flank van de klok krijgt de uitgangspoort de waarde van de ingang. (Bron: SystemC 2.0 User's Guide).

bevat ook een zogeheten platform creator. Daarnaast bevat de ConvergenSC Model Library een reeks van processormodellen zoals ARM en MIPS, busmodellen en generatoren voor AMBA en perifere modellen voor ARM PrimeCells.

De tools ondersteunen volgens CoWare hardware/software co-design, platformgebaseerd ontwerp, synthese van on-chip interconnect, multithread de-bug, systeemniveau analyse, simulatie en samenwerkbaarheid met verschillende tools van Cadence, Mentor Graphics, Verisity en Synopsys. Dit alles op basis van SystemC.

Het bedrijf CoWare heeft als investeerders onder meer ARM, Cadence, STMicroelectronics en Sony en heeft een samenwerkingsverband met Cadence. CoWare heeft zich ook aangesloten bij het Spirit-consortium van ook weer ARM, Cadence, Mentor Graphics, Philips en Synopsys. De afkorting Spirit staat voor 'Structure for Packaging, Integrating and Re-using IP within Tool-flows' en de organisatie zal standaarden ontwikkelen om integratie van IP uit verschillende bronnen te vergemakkelijken. Te zijner tijd zullen die standaarden dan worden overgedragen aan een internationaal erkende standaardisatie-organisatie, aldus Spirit.

SystemC met bijbehorende tooling is dus geen geïsoleerde technologie maar past in een breder kader van ontwerpautomatisering binnen de gehele elektronica- en embedded-systems-industrie. ■

Websites:  
[www.systemc.org](http://www.systemc.org)  
[learnSystemC.Forteds.com](http://learnSystemC.Forteds.com)  
[www.arm.com](http://www.arm.com)  
[www.coware.com](http://www.coware.com)  
[www.accellera.org](http://www.accellera.org)  
[www.systemverilog.org](http://www.systemverilog.org)  
[www.spiritconsortium.com](http://www.spiritconsortium.com)

De SystemC-architectuur: Alles is gebaseerd op standaard C++.  
 (Bron: [www.systemc.org](http://www.systemc.org)).

methodologiebibliotheken	gelaagde bibliotheken
master/slave library enz.	verificaty library transaction level modeling library enz.
<b>primitieve channels</b>	
signal, fifo, mutex, semafoor enz.	
<b>structurele elementen</b>	<b>datatypen</b>
modulen ports interfaces channels	vierwaardige logica bits en bitvectoren arbitrary precision integers fixed-point typen
<b>event-gestuurde simulatie</b>	
events processen	
<b>standaard C++ taal</b>	